

PATENT ABSTRACTS OF JAPAN

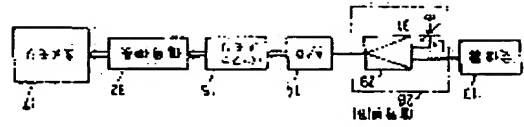
(11)Publication number : 61-231474  
(43)Date of publication of application : 15.10.1986

(51)Int.Cl. G01S 7/06  
G01S 7/62

(21)Application number : 60-072082 (71)Applicant : KODEN ELECTRONICS CO LTD  
(22)Date of filing : 05.04.1985 (72)Inventor : HATTORI KEISUKE  
FURUYA YUTAKA

(54) ECHO DETECTION APPARATUS

(57)Abstract:  
PURPOSE: To make the enlarging display of noise difficult and to make signal display easy to view, by providing a discrimination means for discriminating the noise component and signal component of a receiving signal and a signal extending means for extending a signal width with respect to the signal component.  
CONSTITUTION: A signal discrimination means 28 is provided to the output side of a receiver 13 and a signal extending means 32 is provided to the post stage from an A/D converter 14. The output of the receiver 13 is supplied to the signal discrimination means 28 and only a level part higher than a threshold value set to a level higher than a noise level and the part equal to or lower than said threshold value is removed as noise. The remaining signal component is supplied to the A/D converter 14 to be converted to a digital signal which is, in turn, applied to the signal extending means 32 through buffer memory 15. The signal extending means 32 extends the signal component at least by one picture element of a display device to transmit the same to a main memory 17. By this method, when a receiving detection signal is once stored in the memory and read to be displayed on a scanning type display device, noise is not enlarged and signal display becomes easy to view.



BEST AVAILABLE COPY

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭61-231474

⑬ Int. Cl.<sup>4</sup>

G 01 S 7/06  
7/62

識別記号

庁内整理番号

7004-5J  
6707-5J

⑭ 公開 昭和61年(1986)10月15日

審査請求 有 発明の数 1 (全9頁)

⑮ 発明の名称 反響探知装置

⑯ 特 願 昭60-72082

⑰ 出 願 昭60(1985)4月5日

⑱ 発 明 者 服 部 圭 助 東京都世田谷区世田谷1-23-16  
⑲ 発 明 者 古 家 豊 山梨県北都留郡上野原町上野原2635  
⑳ 出 願 人 株式会社光電製作所 東京都品川区上大崎2丁目10番45号  
㉑ 代 理 人 弁理士 草 野 卓

明 細 書

1. 発明の名称

反響探知装置

2. 特許請求の範囲

(1) 波動パルスを放射し、その反射波を受信し、その受信信号をA/D変換器でデジタル信号に変換し、そのデジタル信号をメモリに記憶し、そのメモリを走査形表示器の走査と同期して読出し、その読出された信号を上記走査形表示器へ表示信号として供給して画像として表示する反響探知装置において、

上記受信信号中の信号成分と雑音とを判別し、雑音を除去する判別手段と、

上記A/D変換器より後段において上記デジタル信号中の上記信号成分と判別された部分を少くとも上記表示器における1画面分伸長する信号伸長手段とを設けたことを特徴とする反響探知装置。

3. 発明の詳細な説明

「産業上の利用分野」

この発明はレーダ、ソナー、魚群探知機のように

に電波或は超音波などの波動パルスを放射し、その反射波を受信して探知を行う反響探知装置、特に受信信号をデジタル信号に変換してメモリに記憶し、そのメモリを走査形表示器の走査と同期して読出し、その読出された信号をその走査形表示器へ供給して表示する反響探知装置に関する。

「従来の技術」

例えばレーダにおいて第13図に示すように送信器11からの送信パルスによつてアンテナ12からその指向方向にパルス電波が放射され、その反射波はアンテナ12で受信され、更に受信器13で増幅検波される。受信器13の出力はA/D変換器14により一定周期でサンプリングされ、詳しくは探知レンジに応じたサンプリング周期でサンプリングされ、各サンプル値は1ビット、又は複数の一定ビット数のデジタル信号に変換され、その変換されたデジタル信号はバッファメモリ15に順次記憶される。バッファメモリ15に記憶された探知信号、つまり受信信号は、走査形表示器16の例えばブランキング区間において読出され

て主メモリ17に転送される。主メモリ17は走査形表示器16の表示面における各位置と対応した画素を記憶することができ、その走査形表示器16の走査と同期して主メモリ17が読出され、その読出された出力は例えばカラー変換器18においてカラー信号に変換されてカラー表示器18にデジタル信号の値に応じた色を表示する表示信号として供給される。

走査形表示器16におけるその表示面に対する走査は、同心円状に走査するいわゆるスパイラル走査と水平垂直走査とが主に用いられており、その走査方式に従って主メモリ17に対する書込み、読出しが異なってくる。スパイラル走査においては例えば特願昭57-224464号「レーダ探知装置」に示すようにして主メモリ17の書込み、読出し及び表示の走査が行われ、又水平垂直走査においては例えば実願昭59-135361号「座標変換表示装置」に示すような手法によつて行われる。何れにしてもレーダの場合においてはアンテナ12の指向方向がモータ19によつて回転

され、その一定角度ごとに角度パルス発生器21から角度パルスが発生され、これが書込みアドレス発生器22に供給され、バッファメモリ15から主メモリ17へのデータ転送における書込みアドレスが書込みアドレス発生器22からセレクタ23を通じて主メモリ17に与えられる。また読出しアドレス発生器24が設けられ、その読出しアドレス発生器24より走査信号が作られて走査形表示器16に対するスパイラル走査あるいは水平垂直走査が行われ、これと共に読出しアドレス発生器24からのアドレスがセレクタ23を通じて主メモリ17へ供給され、主メモリ17が走査形表示器16の走査と同期して読出される。

「発明が解決しようとする問題点」

この種の従来の反響探知装置においては、このように主メモリ17に探知信号を記憶し、その記憶量は、走査形表示器16における走査線数などにより表示画素の数が限られている。このため幅の狭いパルス状の雑音であってもこれがあるレベル以上あつて信号として検出されると、その雑音

のパルス幅は本来ならば1画素分に対し著しく小さいものであつても、1画素分として表示され、従つて雑音が目立つことになる。一方幅の狭い信号の場合においては1画素分しかない場合があり、その場合は広い画面の中で1画素だけ表示されることになり、そのように小さい表示は見落とすおそれがあり、特にカラー表示する場合においてはその信号の色によつてはそれが小さいため、周囲の色が強いと目立たないものになつてしまう。

従つてこの発明の目的は雑音成分を除去すると共に信号成分についてはその信号幅を伸長して雑音はなるべく表示されることがなく、しかも信号はなるべく目立つように表示することができる反響探知装置を提供することにある。

「問題を解決するための手段」

この発明によれば受信信号をデジタル信号としてメモリに記憶し、そのメモリを表示器の走査と同期して読出して表示する反響探知装置において、受信信号のうち雑音と信号成分とを判別手段によつて判別し、雑音と判別されたものは除去し、信

号成分として判別した部分については、A/D変換器よりも後段において、そのデジタル信号に対し少くとも1ビット、つまり表示器の1画素分は長くするようにする信号伸長手段を設ける。この信号の伸長は探知信号における表示の距離方向に沿つて長くしてもよく、或は表示器の走査方向に長くしてもよく、又はレーダで角度方向に長くしてもよい。従つて信号伸長手段の挿入箇所は先に述べたようにA/D変換器よりも後段に設けられ、A/D変換器によつて変換されたデジタル信号はバッファメモリに取込まれた後、主メモリに転送されることがよく行われるが、好ましくはそのバッファメモリと主メモリとの間において信号伸長手段を挿入し、或は走査方向に長くする場合においては主メモリの後段に信号伸長手段を挿入する。

「実施例」

例えば第1図Aに示すように受信信号は送信パルスに対応したパルス25に続いてレベルの低い雑音26や比較的レベルの高い信号成分27が受信される。このような受信探知信号に対して雑音

26のレベルよりも一般に高いレベル $L_1$ をしきい値として、これより高い成分だけを、例えば第1図Bに示すように取出し、このように取出したレベル $L_1$ 以上の部分を信号成分と判別して、その信号成分については第1図Cに示すようにその後2ビット分、つまり走査形表示器16における2画素分だけその信号の長さを長くする。

このため例えば第2図に示すように受信器13の出力は信号判別手段28に供給され、その信号判別手段28ではしきい値 $L_1$ より大きいレベル部分のみが取出され、それ以下の部分は雑音として除去される。例えば差動増幅器29が用いられ、その非反転入力端子に受信器13よりの受信探知信号が供給され、反転入力側にバイアス源31からレベル $L_1$ が供給され、受信探知信号中のレベル $L_1$ よりも高い部分のみが差動増幅器29から出力され、第1図Bに示すような出力が得られる。このようにして雑音成分が除去され、残った信号成分のみがA/D変換器14に供給される。またこの例においてはバッファメモリ15の出力側と主

メモリ17との間に信号伸長手段32が挿入された。  
信号伸長手段32によって第1図Cに示すように、  
場合である。この信号成分がこの例では時間軸方向に伸長される。

信号伸長手段32は例えば第3図に示すように構成される。この例はA/D変換器14においてその入力を各サンプル値を1ビットのデジタル信号に変換し、つまり入力を"1"か"0"かに変換する場合に対するものである。従つてバッファメモリ15からは各画素について1ビットずつ出力され、この出力は信号伸長手段32内において2ビットシフトレジスタ33のデータ端子に入力される。図に示してないがバッファメモリ15の読出し出力を主メモリ17へ転送する際のクロックがシフトクロックとして2ビットのシフトレジスタ33のクロック端子に供給される。このシフトレジスタ33の入力と1ビット目及び2ビット目の各シフト段の出力がORゲート34に入力され、そのORゲート34の出力が主メモリ17に転送データとして供給される。

従つて今1ビットの信号がシフトレジスタ33

の入力側に現われると、これがORゲート34に供給されて主メモリ17に供給されると共に次の転送クロックにおいてその信号はシフトレジスタ33の1段目に入力され、その1段目出力がORゲート34を通じて主メモリ17に供給され、更に次の転送クロックによりシフトレジスタ33の2段目にその信号がシフトされ、その2段目出力がORゲート34を通じて主メモリ17に転送される。従つて1ビットの信号でもこれに続いて2ビットが付加されて主メモリ17に3ビットの長さの信号として供給される。このようにして各信号成分についてこれに続いて2ビットがそれぞれ付加され、つまり信号の長さ(幅)が大にされる。

A/D変換器14で変換されたデジタル信号が1サンプル当り複数ビットの場合、例えば2ビットの場合の信号伸長手段32の例を第4図に示す。各サンプル値の2ビットデジタル信号中の各上位ビット及び下位ビットはそれぞれバッファメモリ15から2ビットシフトレジスタ33a、33bに供給され、シフトレジスタ33aの1段目、2

段目の各出力とバッファメモリ15の上位ビット側の出力とがORゲート34aに供給され、またシフトレジスタ33bの1段目、2段目の各出力とバッファメモリ15の下位ビット出力とがORゲート34bに供給され、これらORゲート34a、34bの各出力がそれぞれ上位ビット、下位ビットとして主メモリ17に転送される。このようにすれば同様に各信号成分について2画素分の伸長が行われる。

上述においては信号判別手段28として所定レベル $L_1$ 以上を信号成分としたが、所定幅以下を雑音成分とし、所定幅以上を信号成分と判定してもよい。つまり第1図Dに示すように受信探知信号を、先のしきい値レベル $L_1$ よりも低いしきい値レベル $L_2$ を基準としてそのレベルを越える部分をパルスとして整形し、第1図Eに示すようなパルス信号とし、このパルス信号中のパルス幅が所定値以上のものを信号成分とし、所定値以下のものを雑音とする。信号成分として判別したものに対し、第1図Eに示すように例えば2ビット分、つまり

2画素分を付加して信号成分を長くする。一方雑音と判定された部分は除去される。

このような判定を行う場合は第5図に示すように、例えば受信器13からの受信信号は信号判別手段35に供給され、信号判別手段35の出力はゲート36に出力される。ゲート36はバッファメモリ15の入力側に挿入される。バッファメモリ15の出力は信号伸長手段32を通じて主メモリ17に供給される。信号判別手段35は先に第1図D、E、Fについて述べたように、信号中の長さが所定値以上のものを信号成分として検出するものであり、信号成分として検出されている間だけゲート36が開かれ、ゲート36が閉じている間はゲート36の出力は“0”とされる。従って第1図Fに示すようにデジタル信号中の信号成分のみがゲート36を通過してバッファメモリ15へ供給され、雑音成分は除去されて“0”としてバッファメモリ15へ供給される。

このような信号判別手段35は例えば第8図に示すように構成される。すなわち受信器13から

従ってこのシフトレジスタ39に入力される信号のパルス幅が、この例においては端子42のクロックの周期40ナノ秒の8倍、つまり320ナノ秒以上のパルス幅の場合はシフトレジスタ39より出力が現われるが、それ以下の場合はシフトレジスタ39より出力は現われない。シフトレジスタ39より出力が現われたものを信号成分とし、出力が現われないものは雑音として除去される。そのシフトレジスタ39の出力は、シフトレジスタ39によってパルス幅が狭くされるが、パルス幅伸長回路43によりその狭くされたパルス幅280ナノ秒だけパルス幅が延ばされて信号判別手段35の出力としてゲート36に供給される。この場合信号判別手段35の出力に対し、これと対応した信号成分のA/D変換器14の出力は時間的に進んでしまうので、A/D変換器14の出力は遅延回路40を通じてゲート36へ供給され、遅延回路40において信号判別手段35における遅れ分だけ遅延される。信号判別手段35より信号判定出力が得られてゲート36へ供給された時、

の受信信号は比較器37に供給され、比較器37において基準電源38の基準レベルL<sub>0</sub>と比較され、これよりも高いか低いかによって第1図Eに示すような“1”又は“0”に変換される。比較器37の出力はシフトレジスタ39のデータ端子Dに与えられると共にインバータ41を通じてシフトレジスタ39のクリア端子c<sub>4</sub>に供給される。シフトレジスタ39のクロック端子ckには端子42よりクロックが与えられる。端子42に与えるクロックは信号成分として判定する最小の幅(長さ)よりも可成り小さい周期、例えば40ナノ秒のものであり、シフトレジスタ39のシフト段の数は前記クロックの周期と、検出最低信号成分幅から決められ、例えば8ビットとされる。比較器37の出力が高レベルであるとシフトレジスタ39はシフト動作を行い、端子42のクロックごとに順次シフトレジスタ39に比較器37の出力が取込まれる。しかし比較器37の出力が低レベルになるとシフトレジスタ39の内容はすべてクリアされてしまう。

対応する信号成分がゲート36に入力される。

なおA/D変換器14の入力側にアナログの遅延回路を挿入し、その遅延出力をゲート36を通じてA/D変換器14へ供給し、そのゲート36を信号判別手段35の出力によってゲート制御してもよい。

以上述べたようにA/D変換器14の後段であるが主メモリ17の前段において信号伸長手段32によって信号成分のみをその長さを長くする場合においては走査形表示器16の表示画面上においては距離方向において信号表示が長くなる。すなわち例えば第7図Aに示すように表示器16の表示面44において、その中心位置45に対し半径方向が距離r、角度方向が方位θとして表示されるが、信号表示46は距離方向においてこの例では2画素分の付加表示47が付けられる。従って信号表示48が1画素の場合は3画素の大きさとなり、見易いものとなる。

表示画面上において走査方向に表示を長くしてもよい。例えば第8図に示すように主メモリ17

から読出された信号を信号伸長手段32に供給し、その各信号を長くしてカラー変換器18に供給するようにしてもよい。このことは勿論白黒表示の場合にも適用することができる。このように主メモリ17よりも後段において信号伸長手段32を設ける場合においては、走査形表示器16における走査線に沿った方向において表示信号が長くされる。例えばスパイラル走査においては第7図Bに示すようにそのスパイラル走査線48に沿って、信号表示46に対し付加表示47がなされる。一方走査が水平垂直走査の場合においては第7図Cに示すように信号表示46に対し走査線49に沿って付加表示47がなされる。また第7図Dに示すように信号表示46に対して角度(方位) $\theta$ 方向に付加表示47を付けるようにすることもできる。

このように角度方向に表示を長くする場合には例えば第9図に示すようにする。AD変換器14の出力をこの例においては相関手段51を通じて、角度方向に信号を伸長するための信号伸長手段52

この相関手段51の出力は信号伸長手段52におけるシフトレジスタ52a, 52bの直列接続の一端に入力される。シフトレジスタ52a, 52bもそれぞれ1回の探知信号分のシフト段を保持しており、これらシフトレジスタ52a, 52bの各終段の出力とAND回路53の出力とがORゲート54に供給され、ORゲート54の出力が信号伸長出力とされる。この場合は白黒表示の場合であつてAD変換器14は入力を1ビットのデジタル信号に変換したが、複数ビットの信号に変換してカラー表示にする場合にも適用でき、その場合においてはその各デジタル信号のビット数に対応して各シフトレジスタを並列に設ければよい。

また上述においては例えばカラー表示において信号があればすべての色信号についてその色信号の長さを長くしたが、例えば最も強い信号を示す色信号のみを伸長することもできる。例えば最も強い信号(1, 1)を赤色で表示し、次に強い信号(1, 0)を黄色表示とし、最も弱い信号(0, 1)を緑色表示とし、無信号(0, 0)は青色表

に供給するようにした場合である。相関手段51としては例えばAD変換器14の出力が、三つの受信探知信号分を順次直列に記憶することができるシフトレジスタ51a, 51b, 51cの直列接続に入力され、そのシフトレジスタ51a, 51b, 51cの各終段の出力はAND回路53により論理積がとられる。従つて連続する3回の探知信号において一致した信号成分のみが信号成分として出力される。この相関手段51も雑音成分と信号成分を判別して雑音を除去する信号判別手段の作用もしている。勿論信号判別手段としては第2図に述べたものや第5図について述べたものを同時に用いることができる。第5図に述べた信号判別手段35を用いる場合は相関手段51とAD変換器14との間、または相関手段51と信号伸長手段52との間に第5図におけるゲート36を挿入するが、後者の場合においてはシフトレジスタ51a, 51b, 51cの節段側に、更にそのシフト段増設して遅延回路40を兼用させることができる。

示とする場合について赤色表示のみを伸長する例を第10図に示す。AD変換器の各サンプル値は2ビットの信号に変換され、その2ビット、下位ビットがそれぞれバッファメモリ15a, 15bに記憶される。バッファメモリ15の信号はそのまゝ主メモリに供給されるため、バッファメモリ15a, 15bの各出力はそれぞれORゲート34a, 34bを通じて主メモリ17に供給される。これと同時にバッファメモリ15a, 15bの出力はAND回路56に供給され、赤色信号(1, 1)が検出されるとAND回路56の出力は高レベルとなる。AND回路56の出力はシフトレジスタ33に供給され、この二段のシフトレジスタ33の各シフト段の出力はORゲート34cに供給され、ORゲート34の出力はORゲート34a, 34bに供給される。このようにすれば赤色信号が検出された時のみ、その赤色信号に対して、赤色信号が2ビット分付加されることになり、赤色表示のみが伸長される。

また例えば赤色信号(1, 1)と黄色信号(1,

0) についてはそれぞれ2ビット分付加するが、赤色信号(1, 1)については黄色信号(1, 0)を2ビット分付加するように構成することもできる。第11図はその例を示し、バッファメモリ15a, 15bの各出力はANDゲート57a, 57bに供給され、ANDゲート57a, 57bの出力はそれぞれORゲート34a, 34bを通じて主メモリ17へ供給される。更にバッファメモリ15a, 15bの出力はANDゲート58へも供給され、ANDゲート58の出力はORゲート34bに供給される。バッファメモリ15aの出力は2段のシフトレジスタ33に供給され、シフトレジスタ33の1段目、2段目の各出力はORゲート34cに供給され、ORゲート34cの出力はORゲート34aに供給されると共にインバータ59を通じてANDゲート57a, 57bに供給される。

緑色信号(0, 1)の場合においてはバッファメモリ15aの出力は0、バッファメモリ15bの出力は1であるため、インバータ59の出力が

高レベルであるため、その赤色信号はゲート57a, 57bを通過する。次のクロックではシフトレジスタ33の出力がゲート34cを通じてインバータ59に供給され、その出力は低レベルとなるが、このゲート34cの出力がORゲート34aを通じて主メモリへ供給される。このため赤色信号が連続する場合はANDゲート58の出力が1となり、これがORゲート34bに供給され、赤色信号が主メモリ17へ供給される。赤色信号が終るとANDゲート58の出力は0となり、従ってORゲート34bの出力は0となるが、2クロックの間はシフトレジスタ33、ORゲート34cを通じて1がORゲート34aへ供給され、黄色信号(1, 0)が2ビット分付加されて主メモリ17へ供給される。これら第10図、第11図に示した特定の色信号についてその信号を長くすることを、主メモリ17の出力側において行うこともでき、同様に角度方向の信号伸長(第9図)にも適用することができる。

このような信号判別手段と信号伸長手段とを設

高レベルとなっており、ANDゲート57a, 57bの出力はそれぞれ0, 1となつて、これがそれぞれORゲート34a, 34bを通じて主メモリ17へ供給される。黄色信号(1, 0)の場合はバッファメモリ15aの出力が1、バッファメモリ15bの出力が0となり、これがバッファメモリ15a, 15bから出力された時はインバータ59の出力が高レベルであつて、これら出力1, 0はゲート57a, 57bをそれぞれ通じ、更にORゲート34a, 34bを通じて出力される。黄色信号が連続するとその2ビット目以降あるいは黄色信号の最後のビットの次及び更に次のクロックではシフトレジスタ33の1段目、2段目の出力がORゲート34cを通じ、更にORゲート34aを通じて主メモリ17へ供給され、この時ゲート57a, 57bは閉じており、従つて1, 0の信号が黄色信号の最後に2ビット分付加される。赤色信号(1, 1)の場合はバッファメモリ15a, 15bの両出力とも1であり、最初の1ビット目においてはインバータ51の出力が

けることによつて走査形表示器に探知信号を表示する場合は、レーダやソナーに限らず魚群探知機、特に1探知信号を1本の表示線として表示し、その表示線を平行に順次古いものから並べ、新しい探知信号が得られるごとにその表示線を1本ずつ古い表示線側にずらして、記録紙による記録と同様な表示を行うものにもこの発明は適用することができる。

また主メモリとして走査形表示器16の1画面分の情報を記憶するものを用いる場合に限らず、例えば実開昭59-155221号「反響探知装置」に示すような装置にも適用できる。即ち簡単に述べるならば第12図に示すように受信器13の出力はAD変換器14によつてデジタル信号に変換されてバッファメモリ15に記憶され、このバッファメモリ15は制御部61の制御によつて読出され、その制御部61の読出しと同期した信号、またアンテナ12の指向方向を示す角度パルス発生器21からの信号などによつて掃引信号発生器62が駆動され、この掃引信号発生器62に

よつて走査形表示器16がアンテナ12の指向方向と対応した角度方向に掃引され、またこの時メモリ15より読出された出力はDA変換器63によつてアナログ信号に変換されて走査形表示器16に表示信号として供給される。このようにすると探知レンジと関係なく走査形表示器16に対する走査制御を行うことができ、そのための構成が簡単になる。このメモリ15としては第13図に示したような主メモリと異なつて表示画面の走査線数に影響されることなく、1探知信号を比較的多くの画素数として記憶することができるが、この場合においても本来ならば1ビットにならないような狭い雑音も1ビットとして拡大表示されるおそれがあり、また1ビットの小さな信号を見落すおそれがあり、この発明を適用することによつてこれらの問題を解決することができる。

#### 「発明の効果」

以上述べたようにこの発明によれば受信探知信号を一旦メモリに記憶してこれを読出して走査形表示器に表示する場合において雑音信号を除去し、

かつ信号成分を伸長することによつて雑音が拡大表示され難くなり、信号表示が見易くなる。

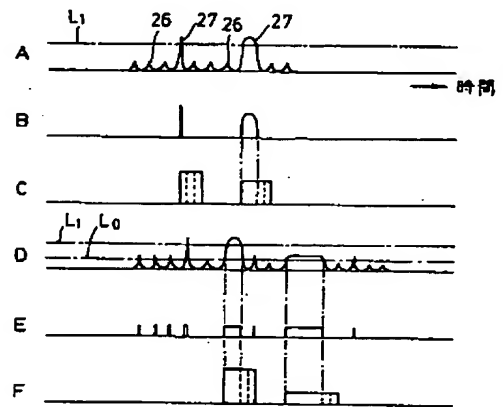
#### 4. 図面の簡単な説明

第1図はこの発明の動作の説明に供するための波形図、第2図はこの発明の一実施例の要部を示すブロック図、第3図はAD変換器で1サンプルを1ビットに変換した場合の信号伸長手段32の具体例を示す図、第4図はAD変換器で1サンプルを2ビットに変換した場合の信号伸長手段32の具体例を示す図、第5図は信号判別手段として信号成分を長さによつて判別する場合のこの発明の要部を示すブロック図、第6図は信号長さによつて信号成分判別を行う信号判別手段35の具体例を示すブロック図、第7図はこの発明によつて表示された信号表示が延ばされた場合の各表示例を示す図、第8図は信号伸長手段32を主メモリより後段下に用いた例を示す図、第9図は信号を角度方向に伸長する場合の信号伸長手段52の具体例を示す図、第10図はカラー表示における一つの色信号についてのみ信号を伸長する場合にお

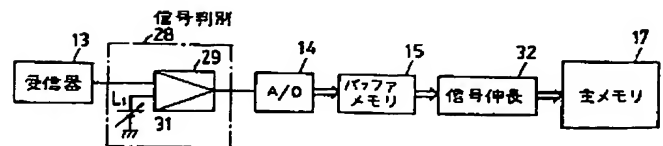
ける信号伸長手段55の具体例を示す図、第11図は特定の信号を伸長し、かつ伸長部分を他の色として伸長する具体例を示す図、第12図は1走査線分の記憶容量を持つメモリを用いた反響探知装置の一般的構成を示すブロック図、第13図は表示器の1画面分の記憶容量を持つ主メモリを用いたカラー表示を行う反響探知装置の一般的構成を示すブロック図である。

11：送信器、12：アンテナ、13：受信器、14：AD変換器、15：バッファメモリ、16：走査形表示器、17：主メモリ、28：レベルによつて判別する場合の信号判別手段、35：幅によつて信号判別を行う信号判別手段、32：信号伸長器、51：信号判別手段の一種である相関手段、55：特定信号、色信号のみを伸長する信号伸長手段。

カ1図



カ2図

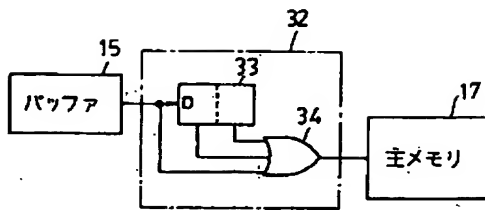


特許出願人 株式会社 光電製作所

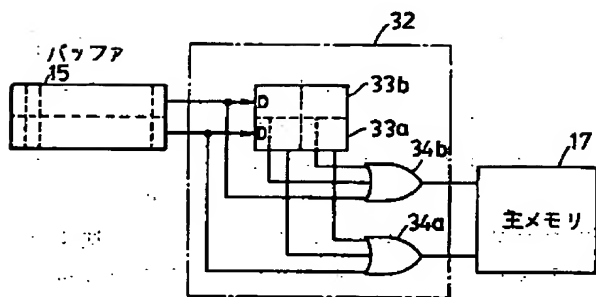
代理人 草野 卓



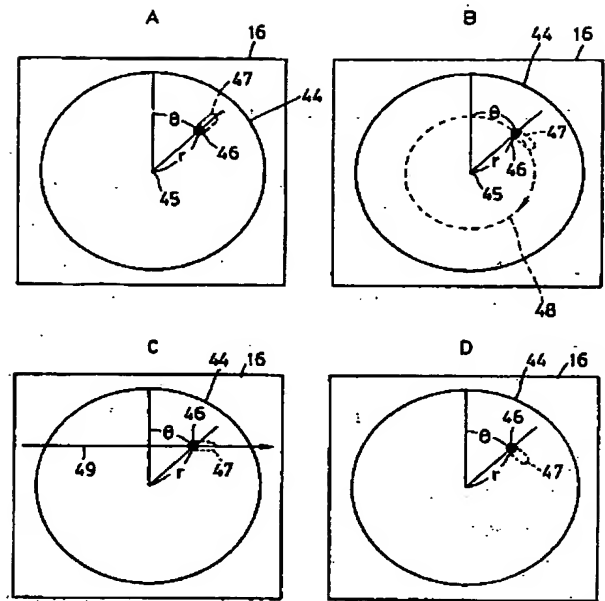
カ 3 図



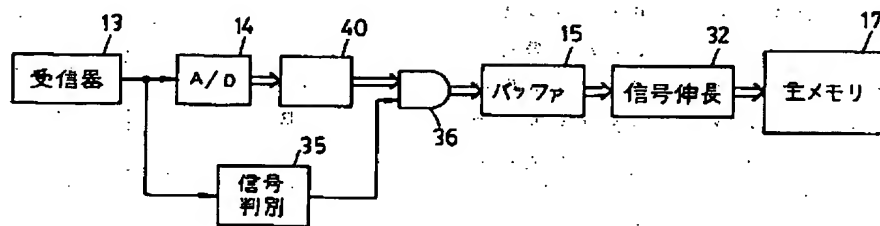
カ 4 図



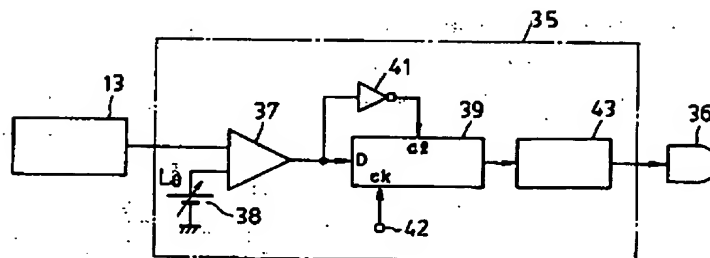
カ 7 図



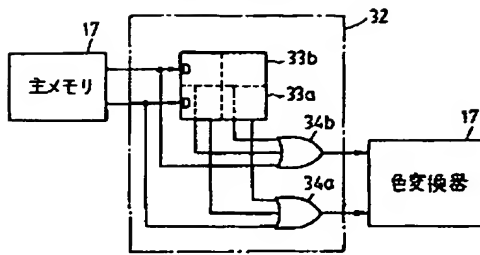
カ 5 図



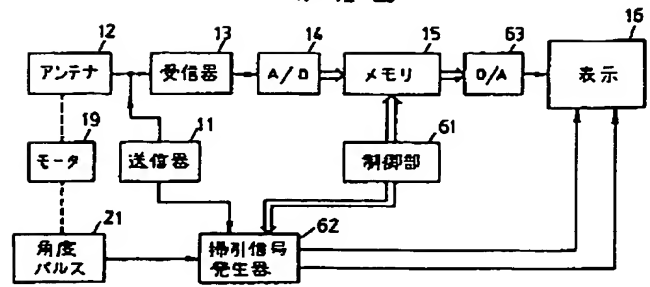
カ 6 図



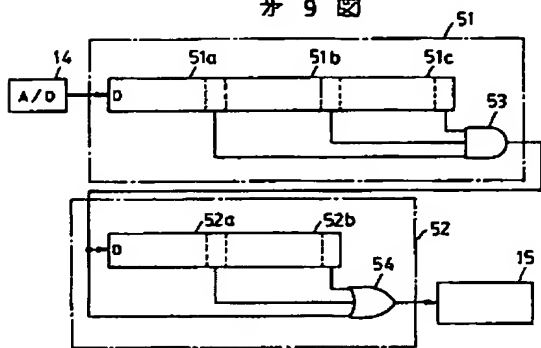
カ 8 図



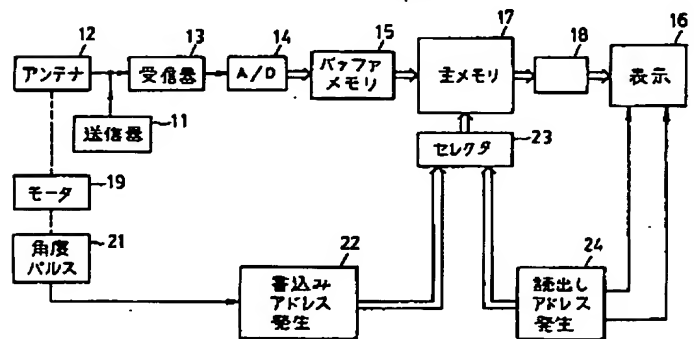
カ 12 図



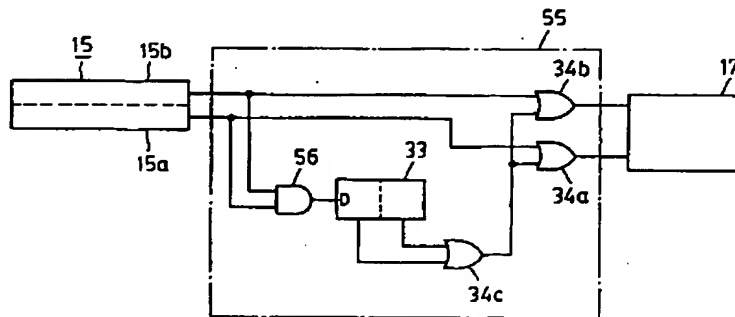
カ 9 図



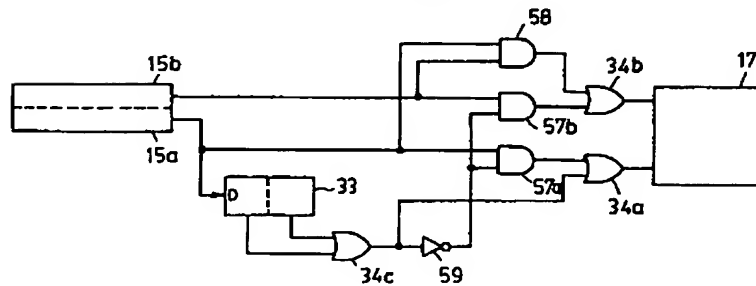
カ 13 図



カ 10 図



カ 11 図



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**